

LB11825M

モノリシックデジタル集積回路
モータ制御用
逡倍クロック発生回路

LB11825M は、逡倍クロック発生用 IC であり、LB11822, LB11826, LB11827 (OA 用パワーブラシレスモータドライバ IC) と組み合わせることによって可変速制御のモータ駆動回路が構成できる。

機能・特長

- ・入力クロック周波数 16kHz (max)
- ・逡倍出力周波数 1MHz (max)
- ・PLL 回路
- ・VCO 回路
- ・分周切り替え回路

絶対最大定格/Ta=25°C

項目	記号	条件	定格値	unit
最大電源電圧	V _{CC} max		9	V
最大入力電流	I _{REG} max	VREG 端子	10	mA
出力電流	I _O max	OUT 端子	3	mA
許容消費電力	P _d max	単体	350	mW
動作周囲温度	T _{opr}		-20~+80	°C
保存周囲温度	T _{stg}		-55~+150	°C

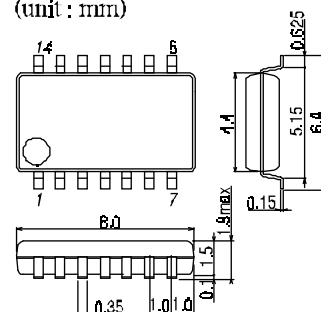
許容動作範囲/Ta=25°C

項目	記号	条件	定格値	unit
入力電流範囲	I _{REG}	VREG 端子	1.0~5.0	mA
電源電圧	V _{CC}		4.5~7.0	V

■本書記載の製品は、極めて高度の信頼性を要する用途(生命維持装置、航空機のコントロールシステム等、多大な人的・物的損害を及ぼす恐れのある用途)に対応する仕様にはなっておりません。そのような場合には、あらかじめ三洋電機販売窓口までご相談下さい。

■本書記載の規格値(最大定格、動作条件範囲等)を瞬時たりとも越えて使用し、その結果発生した機器の欠陥について、弊社は責任を負いません。

外形図 3111
(unit: mm)



SANYO : M1F-14S(225mil)

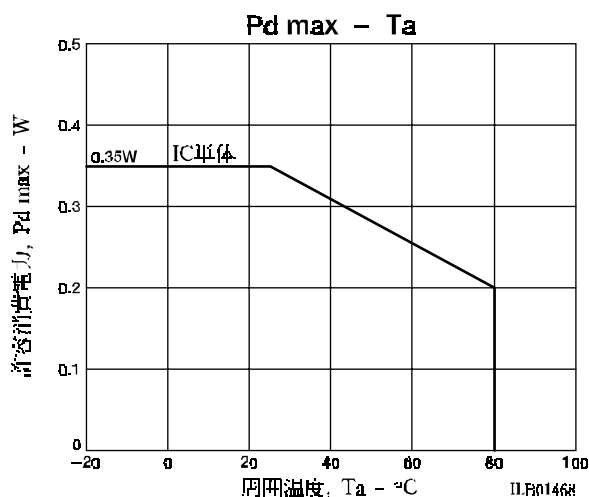
LB11825M

電気的特性/Ta=25°C, V_{CC}=5.0V

項目	記号	条件	min	typ	max	unit
電源電流 1	I _{CC1}			7	10	mA
電源電流 2	I _{CC2}	STOP 時		0.7	1.1	mA
出力電圧 1-1	V _{OUT1-1}	OUT 端子「L」レベル I _O =50μA		0.05	0.2	V
出力電圧 1-2	V _{OUT1-2}	OUT 端子「L」レベル I _O =500μA		1.0	1.3	V
出力電圧 2	V _{OUT2}	OUT 端子「L」レベル I _O =-500μA	V _{CC} -1.2	V _{CC} -0.9		V
VCO 発振器						
C 端子出力「H」レベル電圧	V _{OH} (C)		3.1	3.4	3.7	V
C 端子出力「L」レベル電圧	V _{OL} (C)		2.7	3.0	3.3	V
発振周波数	f (C)				1.0	MHz
振幅	V (C)		0.2	0.4	0.6	V _{p-p}
VREG 端子						
VREG 端子電圧	VREG		6.7	7.1	7.4	V
FIL 端子						
出力ソース電流	I _{OH} (FIL)		-24	-16	-9	μA
出力シンク電流	I _{OL} (FIL)		9	16	24	μA
S/S 端子						
「H」レベル入力電圧	V _{OH} (S/S)		3.0		V _{CC}	V
「L」レベル入力電圧	V _{OL} (S/S)		0		1.5	V
ヒステリシス幅	ΔV _{IN} (S/S)		0.25	0.37	0.49	V
プルアップ抵抗	RU (S/S)		45	63	85	kΩ
CLK 端子						
「H」レベル入力電圧	V _{IH} (CLK)		3.0		V _{CC}	V
「L」レベル入力電圧	V _{IL} (CLK)		0		1.5	V
ヒステリシス幅	ΔV _{IN} (CLK)	設計目標値※	0.25	0.37	0.49	V
プルアップ抵抗	RU (CLK)		45	63	85	kΩ
入力周波数	f (CLK)				16	kHz
N1 端子						
「H」レベル入力電圧	V _{IH} (N1)		3.0		V _{CC}	V
「L」レベル入力電圧	V _{IL} (N1)		0		1.5	V
ヒステリシス幅	ΔV _{IN} (N1)	設計目標値※	0.25	0.37	0.49	V
プルアップ抵抗	RU (N1)		45	63	85	kΩ
N2 端子						
「H」レベル入力電圧	V _{IH} (N2)		3.0		V _{CC}	V
「L」レベル入力電圧	V _{IL} (N2)		0		1.5	V
ヒステリシス幅	ΔV _{IN} (N2)	設計目標値※	0.25	0.37	0.49	V
プルアップ抵抗	RU (N2)		45	63	85	kΩ

※設計目標値であり、測定は行われぬ。

LB11825M



内部分周数

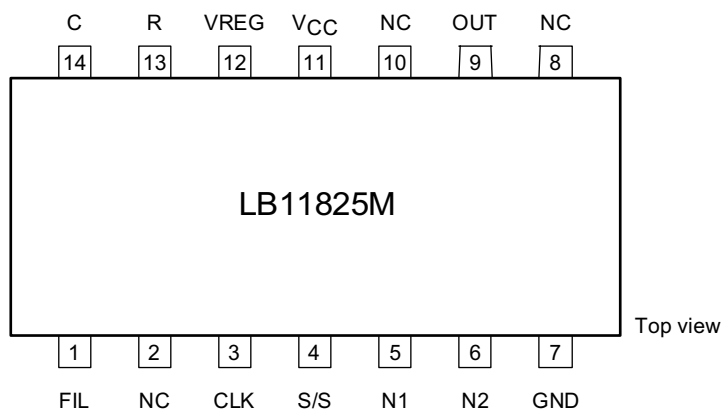
N 1	N 2	分周数
Hまたはオープン	Hまたはオープン	64
Hまたはオープン	L	256
L	Hまたはオープン	128
L	L	512

$f_{OUT} = f_{CLK} \times \text{分周数}$ f_{OUT} : 出力周波数, f_{CLK} : 外部クロック周波数

S/S 端子

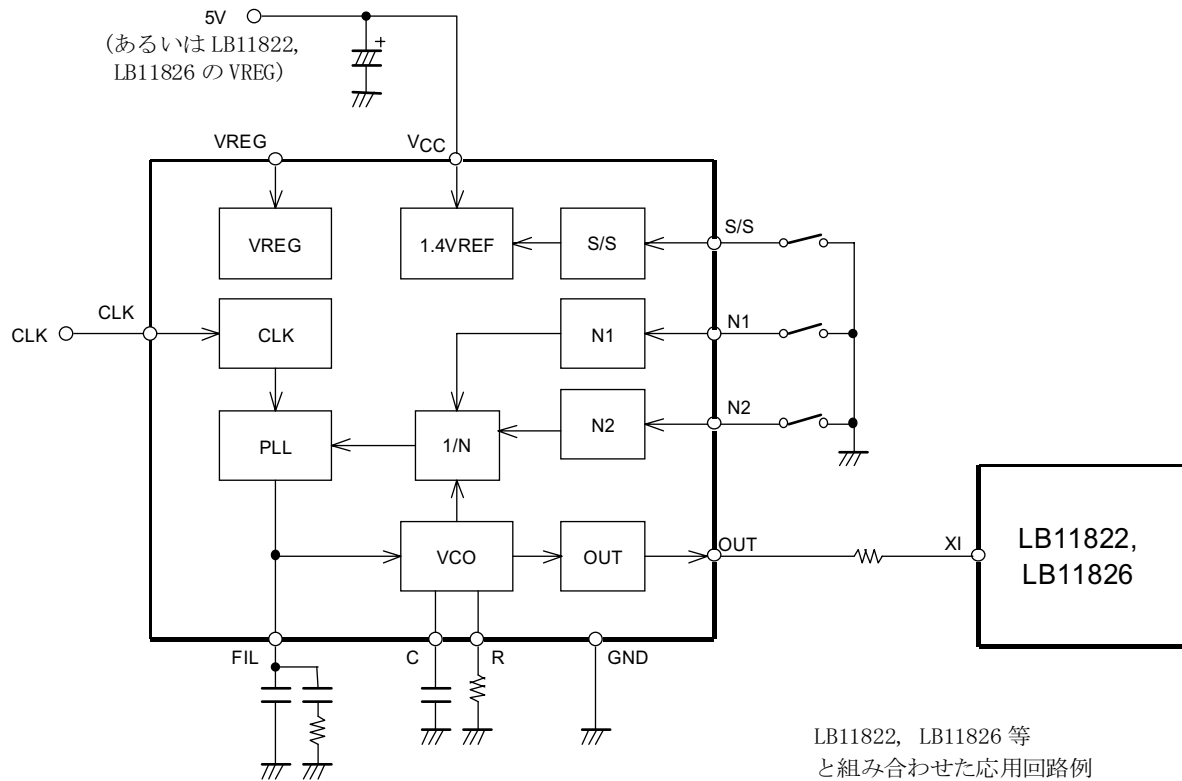
Hまたはオープン	ストップ
L	スタート

ピン配置図



LB11825M

応用回路例



LB11825M

端子説明

端子番号	端子記号	等価回路図	端子説明
1	FIL		VCO フィルター端子。 (IC 内部で)VCO 回路に接続される。
2, 8, 10	NC		NC 端子。 配線として使用可能。
3	CLK		外部クロック信号入力端子。 「L」: 0V~1.5V 「H」: 3.0V~VCC オープン時、「H」レベルとなる。 ヒステリシス幅 0.37V (typ)。 f=16kHz max。
4	S/S		スタート/ストップ制御端子。 「L」: 0V~1.5V 「H」: 3.0V~VCC オープン時、「H」レベルとなる。 「L」でスタート。 ヒステリシス幅 0.37V (typ)。 パワーセーブしたいときは、ストップ状態とする。
5 6	N1 N2		内部カウンタ数切り替え端子。 「L」: 0V~1.5V 「H」: 3.0V~VCC オープン時、「H」レベルとなる。 ヒステリシス幅 0.37V (typ)。

LB11825M

端子番号	端子記号	等価回路図	端子説明
7	GND		接地端子。
9	OUT		出力端子。 1MHz max。
11	V _{CC}		電源端子。 安定化のために、GND 間にコンデンサを接続する。
12	VREG		7.1V シャントレギュレータ出力端子。
13	R		VCO 回路の充放電電流設定端子。 GND 間に抵抗を接続する。
14	C		VCO 発振端子。 VCO 周波数を設定する端子。 GND 間にコンデンサを接続する。 発振周波数が 1 MHz を越えないように容量値を設定すること。

LB11825M の説明

1. 基本動作

本 IC は、外部から入力されたクロック信号を逡倍して出力する。逡倍する周波数は次の式で計算できる。

$$f_{OUT} = f_{CLK} \times \text{内部分周数} \quad (f_{OUT} : \text{逡倍出力周波数}, f_{CLK} : \text{入力クロック周波数})$$

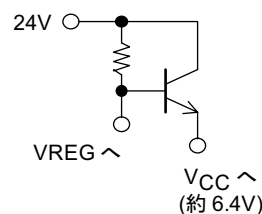
入力クロック周波数は 16kHz max であり、逡倍出力周波数は 1MHz max である。よって、その範囲内で使用すること。

本 IC は、LB11822, LB11826, LB11827 等と組み合わせて使用することを前提としている。これらの IC と組み合わせることによって、モータの FG 周波数相当のクロック信号入力によるモータの可変速制御が可能となる。

2. V_{CC} 電源

LB11822, LB11826, LB11827 等と組み合わせて使用する場合は、これらの IC の VREG 出力 (5V) を本 IC の V_{CC} 電源として使用することができる。しかし、これらの IC の発熱を低減する必要がある場合や逡倍出力周波数の可変幅を広くしたい場合は、本 IC の VREG 端子 (7.1V シャントレギュレータ) に右図のような外付け抵抗と NPN Tr を付けることにより、本 IC の V_{CC} 端子に約 6.4V を供給することも可能である。

V_{CC} 電源電圧に変動があると逡倍出力周波数の安定性に影響するため、V_{CC}-GND 間にはコンデンサを接続し、安定化すること。



3. FIL 端子の外付け定数

FIL-GND 間のコンデンサは、FIL 端子の電圧リップルを抑えるために付けている。したがって、入力クロック周波数が低い場合でも FIL 端子電圧が十分に平滑されるように容量値を選択すること。

また、抵抗とコンデンサの直列接続を FIL-GND 間に付けることによって、入力クロック周波数を切り替えた時の FIL 端子電圧の収束時間 (逡倍出力周波数が安定するまでの時間) を短くしている。このため、必要とする収束時間によって抵抗とコンデンサの定数を設定すること。

4. R 端子, C 端子の外付け定数

V_{CC} 電源を 5V で使用した時の逡倍出力周波数の可変幅は最大で 4 倍程度である。可変幅を広くしたい場合、R 端子の外付け抵抗 (R) と C 端子の外付けコンデンサ (C) は、設定したい逡倍出力周波数の最大値 (f_{OUT1}) と V_{CC} 電源ばらつきの最小値 (V_{CC1}) によって決定されるため、以下の方法を参考にして R と C の定数を決定する。

(1) 次の式によって R1 と C1 を計算し、抵抗、コンデンサのばらつき (温度特性なども含める) を考慮しても $R \leq R1$, $C \leq C1$ となるように R, C の値を決定する。

$$R1 = (V_{CC1} - 2.2V) / 280\mu A$$

$$C1 = (280\mu A / 0.7V) \times (1 / f_{OUT1}) \times 0.7$$

(2) (1) により決定された R, C の定数において設定可能な逡倍出力周波数の最小値 (f_{OUT2}) は、R, C のばらつき (温度特性なども含める) による最小値をそれぞれ R2, C2 とすると、次の式により計算される。したがって、設定可能な逡倍出力周波数の可変幅は f_{OUT1} ~ f_{OUT2} となる。

$$f_{OUT2} = 0.41 / (R2 \times C2)$$

次ページへ続く。

前ページより続く。

(3) R 端子と C 端子の外付け定数を設定する時の条件と注意点を以下に示す。

- ① 設定する逡倍出力周波数の最大値(f_{OUT1})は 1MHz 以下とする。
- ② R 端子電圧, FIL 端子電圧は、0.3V から ($V_{CC1}-2.2V$) の範囲内で使用する (V_{CC1} は V_{CC} 電源ばらつきの最小値, $V_{CC1} \geq 4.5V$)。ただし、R 端子電圧が低いほど、GND ラインノイズの影響を受けやすく、逡倍出力周波数が不安定になる可能性がある。したがって、GND ラインノイズが大きい場合は R 端子電圧の低いところは使用しないこと。
- ③ R 端子の外付け抵抗 (R) は、6.8k Ω から 15k Ω の範囲内で設定する。また、R 端子の電流は 280 μA 以下で使用する。
- ④ C 端子の外付けコンデンサ (C) は、240pF から 1000pF の範囲内で設定する。
- ⑤ 逡倍出力周波数の可変幅を広くしたい場合、R、C はできるだけ大きい値を設定する (R1, C1 の計算値以下の範囲で)。また、ばらつきの小さいものを使用すること。さらに逡倍出力周波数の可変幅を広くするためには、本 IC の VREG 端子 (7.1V シャントレギュレータ) を使用するなどして、 V_{CC} 電圧を 5V より高くする必要がある。

5. NC 端子

NC 端子は、電氣的にオープンとなっているため、配線引き回しなどで使用しても問題ない。

- 本書記載の製品は、定められた条件下において、記載部品単体の性能・特性・機能などを規定するものであり、お客様の製品（機器）での性能・特性・機能などを保証するものではありません。部品単体の評価では予測できない症状・事態を確認するためにも、お客様の製品で必要とされる評価・試験を必ず行って下さい。
- 弊社は、高品質・高信頼性の製品を供給することに努めております。しかし、半導体製品はある確率で故障が生じてしまいます。この故障が原因となり、人命にかかわる事故、発煙・発火事故、他の物品に損害を与えてしまう事故などを引き起こす可能性があります。機器設計時には、このような事故を起こさないような、保護回路・誤動作防止回路等の安全設計、冗長設計・機構設計等の安全対策を行って下さい。
- 本書記載の製品が、外国為替及び外国貿易法に定める規制貨物（役務を含む）に該当する場合、輸出する際に同法に基づく輸出許可が必要です。
- 弊社の承諾なしに、本書の一部または全部を、転載または複製することを禁止します。
- 本書に記載された内容は、製品改善および技術改良等により将来予告なしに変更することがあります。したがって、ご使用の際は、「納入仕様書」でご確認下さい。
- この資料の情報（掲載回路および回路定数を含む）は一例を示すもので、量産セットとしての設計を保証するものではありません。また、この資料は正確かつ信頼すべきものであると確信しておりますが、その使用にあたって第 3 者の工業所有権その他の権利の実施に対する保証を行うものではありません。